



日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 1 年 7 月 1 7 日
Date of Application:

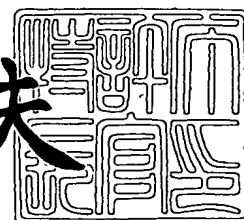
出 願 番 号 特 願 2 0 0 1 - 2 1 6 7 9 2
Application Number:
[ST. 10/C] : [J P 2 0 0 1 - 2 1 6 7 9 2]

出 願 人 株式会社アドバンテスト
Applicant(s):

2 0 0 3 年 1 1 月 7 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



出証番号 出証特 2 0 0 3 - 3 0 9 2 3 7 2

【書類名】 特許願

【整理番号】 10514

【提出日】 平成13年 7月17日

【あて先】 特許庁長官 殿

【国際特許分類】 G01R

【発明の名称】 入出力回路、及び試験装置

【請求項の数】 14

【発明者】

【住所又は居所】 東京都練馬区旭町 1 丁目 3 2 番 1 号株式会社アドバンテスト内

【氏名】 関野 隆

【特許出願人】

【識別番号】 390005175

【氏名又は名称】 株式会社アドバンテスト

【代理人】

【識別番号】 100104156

【弁理士】

【氏名又は名称】 龍華 明裕

【電話番号】 (03)5366-7377

【手数料の表示】

【予納台帳番号】 053394

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 入出力回路、及び試験装置

【特許請求の範囲】

【請求項 1】 電子デバイスと信号の授受を行う入出力回路であって、
前記電子デバイスに信号を供給するドライバと、
前記ドライバと並列に設けられ、前記電子デバイスから信号を受け取るコンパ
レータと、
前記コンパレータと前記電子デバイスとの間に、前記コンパレータ及び前記電
子デバイスと直列に設けられた中継回路と、
前記コンパレータと前記中継回路とを電気的に接続する第 1 伝送線路と
を備え、
前記中継回路のインピーダンスは、前記第 1 伝送線路のインピーダンスより大
きいことを特徴とする入出力回路。

【請求項 2】 前記コンパレータと並列に設けられ、前記第 1 伝送線路とイン
ピーダンスが略等しい終端回路を更に備えることを特徴とする請求項 1 に記載
の入出力回路。

【請求項 3】 前記終端回路は、前記第 1 伝送線路と接地電位との間に設け
られることを特徴とする請求項 2 に記載の入出力回路。

【請求項 4】 前記第 1 伝送線路と前記電子デバイスとを短絡するか否かを
選択する第 1 スイッチを更に備えることを特徴とする請求項 1 から 3 のいずれか
に記載の入出力回路。

【請求項 5】 前記中継回路のインピーダンスは、前記電子デバイスの出力
定格負荷より小さいことを特徴とする請求項 4 に記載の入出力回路。

【請求項 6】 前記中継回路のインピーダンスは、前記電子デバイスの出力
内部インピーダンスより大きいことを特徴とする請求項 5 に記載の入出力回路。

【請求項 7】 前記中継回路は、前記第 1 伝送線路よりインピーダンスの大
きい抵抗を有することを特徴とする請求項 6 に記載の入出力回路。

【請求項 8】 前記第 1 スイッチと並列に設けられ、前記第 1 伝送線路と前
記電子デバイスとを短絡するか否かを選択する第 2 スイッチを更に備え、



前記第 2 スイッチを短絡した場合の前記第 2 スイッチの内部インピーダンスは、前記第 1 スイッチを短絡した場合の前記第 1 スイッチの内部インピーダンスより大きく、前記中継回路のインピーダンスより小さいことを特徴とする請求項 7 に記載の入出力回路。

【請求項 9】 前記第 2 スイッチの寄生容量は、前記第 1 スイッチの寄生容量より小さいことを特徴とする請求項 8 に記載の入出力回路。

【請求項 10】 前記ドライバが、前記電子デバイスに信号を供給する場合に、前記第 1 スイッチを短絡し、前記コンパレータが、前記電子デバイスから信号を受け取る場合に、前記第 1 スイッチを開放するスイッチ制御部を更に備えることを特徴とする請求項 4 から 7 のいずれかに記載の入出力回路。

【請求項 11】 前記ドライバが、前記電子デバイスに直流信号を供給する場合に、前記第 1 スイッチを短絡、及び前記第 2 スイッチを開放し、

前記ドライバが、前記電子デバイスに交流信号を供給する場合に、前記第 1 スイッチを開放、及び前記第 2 スイッチを短絡し、

前記コンパレータが、前記電子デバイスから信号を受け取る場合に、前記第 1 スイッチ及び前記第 2 スイッチを開放するスイッチ制御部を更に備えることを特徴とする請求項 8 又は 9 に記載の入出力回路。

【請求項 12】 前記第 1 スイッチ、前記第 2 スイッチ、及び前記中継回路と、前記電子デバイスとを電氣的に接続する第 2 伝送線路を更に備え、

前記第 2 伝送線路のインピーダンスは、前記第 1 伝送線路のインピーダンスと前記第 2 スイッチの内部インピーダンスとの積を、前記第 1 伝送線路のインピーダンスと前記第 2 スイッチの内部インピーダンスとの和で割ったインピーダンスと略等しいことを特徴とする請求項 11 に記載の入出力回路。

【請求項 13】 前記第 2 スイッチの内部インピーダンスは、実質的に零であることを特徴とする請求項 12 に記載の入出力回路。

【請求項 14】 電子デバイスを試験する試験装置であって、
前記電子デバイスを試験するための試験パターンを発生するパターン発生部と、
前記試験パターンを整形する波形整形部と、

前記波形整形部が整形した前記試験パターンを前記電子デバイスに供給し、前記電子デバイスが前記試験パターンに基づいて出力する出力信号を受け取る入出力回路と、

前記出力信号に基づいて、前記電子デバイスの良否を判定する判定部とを備え、

前記入出力回路は、

前記電子デバイスに前記試験パターンを供給するドライバと、

前記ドライバと並列に設けられ、前記電子デバイスから出力信号を受け取るコンパレータと、

前記コンパレータと前記電子デバイスとの間に、前記コンパレータと前記電子デバイスと直列に設けられた中継回路と、

前記コンパレータと前記中継回路とを電氣的に接続する第1伝送線路とを有し、

前記中継回路のインピーダンスは、前記第1伝送線路のインピーダンスより大きいことを特徴とする試験装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、電子デバイスを試験する試験装置、及び電子デバイスと信号の授受を行う入出力回路に関する。特に、電子デバイスの直流特性と交流特性とを精度よく試験することのできる試験装置、及び直流信号と交流信号とを精度よく電子デバイスと授受できる入出力回路に関する。

【0002】

【従来の技術】

従来、電子デバイスの交流試験を行う試験装置は、一般にドライバコンパレータと、被試験デバイスとドライバコンパレータとを接続する伝送線路とを備えている。電子デバイスの試験を行う場合、ドライバから電子デバイスに、伝送線路を介して試験パターンを供給し、電子デバイスが試験パターンに基づいて出力する出力信号を、伝送線路を介してコンパレータで受け取り、当該出力信号に基づ

いて電子デバイスの良否を判定していた。また、直流試験を行う場合、電子デバイスと直流電源とを伝送線路を介して接続し、所望の直流電圧を電子デバイスに印加し、電子デバイスに伝送線路を介して供給される電源電流を検出し、当該電源電流に基づいて電子デバイスの良否を判定していた。

【0003】

【発明が解決しようとする課題】

従来の試験装置において、伝送線路には寄生容量成分が存在する。近年、半導体デバイス等の電子デバイスにおいて、入出力ピン数が増大している。このため、試験装置は多数のドライバコンパレータを備える必要がある。そのため、ドライバコンパレータ等の回路規模が増大し、被試験デバイスの近くにドライバコンパレータ等を配置することが困難である。そこで、長い伝送線路を使用してドライバコンパレータと、被試験デバイスとを電氣的に接続しているが、伝送線路の寄生容量成分が増大する要因となっている。

【0004】

電子デバイスの出力信号は伝送線路を介してコンパレータに与えられるが、伝送線路の容量成分により、出力信号に歪みが生じる場合がある。例えば、波形の立ち上がりに遅れが生じる等の歪みが生じてしまう。波形の立ち上がりに遅れが生じた場合、精度よく試験することが困難であり、また、高周波の試験パターンを用いてデバイスを試験することが困難となる。波形の立ち上がりの遅れの時定数は、被試験デバイスの出力内部抵抗と、伝送線路の寄生容量との積で与えられる。このため、伝送線路の寄生容量を低減することが望まれていた。

【0005】

そこで本発明は、上記の課題を解決することのできる電源装置及び試験装置を提供することを目的とする。この目的は、特許請求の範囲における独立項に記載の特徴の組み合わせにより達成される。また従属項は本発明の更なる有利な具体例を規定する。

【0006】

【課題を解決するための手段】

上記課題を解決するために、本発明の第一の形態においては、電子デバイスと

信号の授受を行う入出力回路であって、電子デバイスに信号を供給するドライバと、ドライバと並列に設けられ、電子デバイスから信号を受け取るコンパレータと、コンパレータと電子デバイスとの間に、コンパレータ及び電子デバイスと直列に設けられた中継回路と、コンパレータと中継回路とを電氣的に接続する第1伝送線路とを備え、中継回路のインピーダンスは、第1伝送線路のインピーダンスより大きいことを特徴とする入出力回路を提供する。

【0007】

コンパレータと並列に設けられ、第1伝送線路とインピーダンスが略等しい終端回路を更に備えてよい。また、終端回路は、第1伝送線路と接地電位との間に設けられてよい。また、第1伝送線路と電子デバイスとを短絡するか否かを選択する第1スイッチを更に備えてよい。また、中継回路のインピーダンスは、電子デバイスの出力定格負荷より小さくてよい。

【0008】

中継回路のインピーダンスは、電子デバイスの出力内部インピーダンスより大きくてよい。また、中継回路は、第1伝送線路よりインピーダンスの大きい抵抗を有してよい。また、第1スイッチと並列に設けられ、第1伝送線路と電子デバイスとを短絡するか否かを選択する第2スイッチを更に備え、第2スイッチを短絡した場合の第2スイッチの内部インピーダンスは、第1スイッチを短絡した場合の第1スイッチの内部インピーダンスより大きく、中継回路のインピーダンスより小さくてよい。

【0009】

また、第2スイッチの寄生容量は、第1スイッチの寄生容量より小さくてよい。また、ドライバが、電子デバイスに信号を供給する場合に、第1スイッチを短絡し、コンパレータが、電子デバイスから信号を受け取る場合に、第1スイッチを開放するスイッチ制御部を更に備えてよい。

【0010】

また、ドライバが、電子デバイスに直流信号を供給する場合に、第1スイッチを短絡、及び第2スイッチを開放し、ドライバが、電子デバイスに交流信号を供給する場合に、第1スイッチを開放、及び第2スイッチを短絡し、コンパレータ

が、電子デバイスから信号を受け取る場合に、第1スイッチ及び第2スイッチを開放するスイッチ制御部を更に備えてよい。また、第1スイッチ、第2スイッチ、及び中継回路と、電子デバイスとを電氣的に接続する第2伝送線路を更に備え、第2伝送線路のインピーダンスは、第1伝送線路のインピーダンスと第2スイッチの内部インピーダンスとの積を、第1伝送線路のインピーダンスと第2スイッチの内部インピーダンスとの和で割ったインピーダンスと略等しくてよい。また、第2スイッチの内部インピーダンスは、実質的に零であってよい。

【0011】

本発明の第2の形態においては、電子デバイスを試験する試験装置であって、電子デバイスを試験するための試験パターンを発生するパターン発生部と、試験パターンを整形する波形整形部と、波形整形部が整形した試験パターンを電子デバイスに供給し、電子デバイスが試験パターンに基づいて出力する出力信号を受け取る入出力回路と、出力信号に基づいて、電子デバイスの良否を判定する判定部とを備え、入出力回路は、電子デバイスに試験パターンを供給するドライバと、ドライバと並列に設けられ、電子デバイスから出力信号を受け取るコンパレータと、コンパレータと電子デバイスとの間に、コンパレータと電子デバイスと直列に設けられた中継回路と、コンパレータと中継回路とを電氣的に接続する第1伝送線路とを有し、中継回路のインピーダンスは、第1伝送線路のインピーダンスより大きいことを特徴とする試験装置を提供する。

【0012】

尚、上記の発明の概要は、本発明の必要な特徴の全てを列挙したものではなく、これらの特徴群のサブコンビネーションも又、発明となりうる。

【0013】

【発明の実施の形態】

以下、発明の実施の形態を通じて本発明を説明するが、以下の実施形態は特許請求の範囲にかかる発明を限定するものではなく、又実施形態の中で説明されている特徴の組み合わせの全てが発明の解決手段に必須であるとは限らない。

【0014】

図1は、本発明に係る試験装置100の構成の一例を示す。試験装置100は

、パターン発生部 10、波形整形部 20、入出力回路 60、直流試験部 50、及び判定部 40を備える。パターン発生部 10は、電子デバイスを試験するための試験パターンを発生し、波形整形部 20に供給する。

【0015】

波形整形部 20は、受け取った試験パターンを整形し、整形した試験パターンを入出力回路 60に供給する。波形整形部 20は、例えば試験パターンを所望のタイミングで入出力回路に供給してよい。波形整形部 20は、所望のタイミングを発生するタイミング発生器を有してよい。

【0016】

入出力回路 60は、電子デバイス 30と信号の授受を行う。例えば、交流試験を行う場合、入出力回路 60は、波形整形部 20が整形した試験パターンを電子デバイス 30に供給し、電子デバイス 30が試験パターンに基づいて出力する出力信号を受け取る。入出力回路 60は、試験パターンを電子デバイス 30に供給するドライバと、出力信号を電子デバイス 30から受け取るコンパレータを有してよい。入出力回路 60は、当該出力信号を判定部 40に供給する。

【0017】

判定部 40は、当該出力信号に基づいて電子デバイス 30の良否を判定する。判定部 40は、例えば電子デバイス 30が試験パターンに基づいて出力するべき期待値信号と、電子デバイス 30が出力した出力信号とを比較して電子デバイス 30の良否を判定してよい。この場合、パターン発生部 10は、発生した試験パターンに基づいて当該期待値信号を生成し、判定部 40に供給してよい。

【0018】

直流試験部 50は、電子デバイス 30の直流試験を行う。直流試験部 50は例えば、電子デバイス 30に所望の直流電圧を印加する電圧源（図示せず）と、電子デバイス 30に供給される電源電流を検出する電流検出部（図示せず）とを有してよい。当該電圧源は、所望の直流電圧を入出力回路 60を介して電子デバイス 30に印加する。当該電流検出部は、入出力回路 60を介して電子デバイス 30に供給される電源電流を検出する。当該電流検出部は、検出した電源電流に関する情報を判定部 40に供給する。この場合、判定部 40は、受け取った電源電

流に関する情報に基づいて、電子デバイス 30 の良否を判定する。

【0019】

図 2 は、入出力回路 60 の構成の一例を示す。入出力回路 60 は、ドライバ 62、コンパレータ 82、抵抗 64、スイッチ（66、68、72、84、80）、第 1 伝送線路 70、中継回路 76、終端回路 104、及び第 2 伝送線路 74 を有する

【0020】

ドライバ 62 は、電子デバイス 30 に信号を供給する。本例において、ドライバ 62 は、波形整形部 20 から試験パターンを受け取り、受け取った試験パターンを第 1 伝送線路 70 及び第 2 伝送線路 74 を介して電子デバイス 30 に供給する。

【0021】

コンパレータ 82 は、ドライバ 62 と並列に設けられ、電子デバイス 30 から信号を受け取る。本例において、コンパレータ 82 は、電子デバイス 30 から出力信号を受け取り、受け取った出力信号を判定部 40 に供給する。また、コンパレータ 82 は、所定の基準電圧が与えられ、当該出力信号と当該基準電圧とを比較し、比較結果を判定部 40 に供給してよい。本例において、抵抗 64 はコンパレータ 62 の出力負荷である。

【0022】

中継回路 76 は、コンパレータ 82 と電子デバイス 30 との間に、コンパレータ 82 と電子デバイス 30 と直列に設けられる。中継回路 76 のインピーダンスは、第 1 伝送線路 70 のインピーダンスより大きい。中継回路 76 は一例として、第 1 伝送線路 70 よりインピーダンスの大きい抵抗 78 を有してよい。また、中継回路 76 のインピーダンスは、電子デバイス 30 の出力定格負荷より小さいことが好ましい。

【0023】

第 1 伝送線路 70 は、コンパレータ 82 と中継回路 76 とを電氣的に接続する。また、第 2 伝送線路 74 は、中継回路 76 と電子デバイス 30 とを電氣的に接続する。第 1 伝送線路 70 及び第 2 伝送線路 74 は例えば同軸ケーブルである。

【0024】

第1スイッチ72は、第1伝送線路70と電子デバイス30とを短絡するか否かを選択する。本例において、第1スイッチ72は、第1伝送線路と電子デバイス30とを第2伝送線路74を介して短絡するか否かを選択する。

【0025】

終端回路104は、コンパレータ84と並列に、第1伝送線路70と設定電位との間に設けられる。終端回路104のインピーダンスは、第1伝送線路70のインピーダンスと略等しいことが好ましい。終端回路104は一例として、終端抵抗86と終端電圧源88を有する。第1伝送線路70のインピーダンスは、終端抵抗86のインピーダンスと実質的に等しくてよく、また、第1伝送線路70のインピーダンスは、終端抵抗86と終端電圧源88の内部抵抗との合成抵抗のインピーダンスと実質的に等しくてよい。終端回路104と第1伝送線路70とのインピーダンスのマッチングを取ることにより、コンパレータ82が伝送線路70を介して電子デバイス30から出力信号を受け取る場合に、伝送線路70の寄生容量成分の影響を受けずに出力信号を受け取ることができる。次に、交流試験及び直流試験を行う場合の各スイッチの動作について説明する。

【0026】

まず、交流試験を行う場合について説明する。ドライバ62から電子デバイス30に試験パターンを供給する場合、スイッチ66、スイッチ68、及び第1スイッチ72を短絡し、スイッチ84、及びスイッチ80を開放する。また、コンパレータが電子デバイス30から出力信号を受け取る場合、スイッチ84、及びスイッチ68を短絡し、スイッチ66、スイッチ80、及び第1スイッチ72を開放する。スイッチ72を開放することにより、出力信号は、第2伝送線路74、中継回路76、及び第1伝送線路70を介して、コンパレータ82に供給される。

本例において、第1伝送線路70のインピーダンスと終端回路104のインピーダンスは略等しい、すなわちインピーダンスのマッチングが取れているため、第1伝送線路70の容量成分は出力信号の波形に影響を与えない。そのため、電源装置60を高速に動作させることが可能となる。

【0027】

本例において、出力信号の波形に影響を与える伝送線路の容量成分は、第2伝送線路における容量成分だけとなるため、従来と比べ出力信号の波形の歪みを低減することができる。また、中継回路76及び第1スイッチは微小な回路規模で構成することができるため、電子デバイス30の近辺に配置することができる。そのため第2伝送線路の寄生容量を少なくすることができる。また、第1スイッチ72を設けたことにより、電子デバイス30に信号を供給する場合に低抵抗の伝送線路を用いることができる。

【0028】

次に直流試験を行う場合について説明する。直流試験を行う場合、スイッチ80及び第1スイッチ72を短絡し、スイッチ68を開放する。直流試験部50は、第1伝送線路70及び第2伝送線路74を介して、電子デバイス30に所望の電圧を印加する。このとき、直流試験部50は、電子デバイス30に供給される電源電流を検出する。以上説明した電源装置60によれば、直流試験性能を劣化させずに、交流試験における出力信号の波形の劣化を低減することができる。また、電源装置60は、上述したスイッチの制御を行うスイッチ制御部を更に備えてよい。

【0029】

図3は、入出力回路60の構成の他の例を示す。入出力回路60は、ドライバ62、コンパレータ82、抵抗64、スイッチ（66、68、72、84、80、90）、第1伝送線路70、中継回路76、終端回路104、及び第2伝送線路74を有する。

【0030】

図3において、ドライバ62、コンパレータ82、抵抗64、スイッチ（66、68、84、80）、第1伝送線路70、中継回路76、終端回路104、及び第2伝送線路74は、図2に関連して説明したドライバ62、コンパレータ82、抵抗64、スイッチ（66、68、84、80）、第1伝送線路70、中継回路76、終端回路104、及び第2伝送線路74と、同一又は同様の機能及び構成を有する。

【0031】

第1スイッチ72は、図3に示すように寄生容量102、開放端間容量100、及び内部抵抗98を有する。第1スイッチ72は、図2における入出力回路60と同様に、第1伝送線路70と第2伝送線路74との間に設けられる。第2スイッチ90は、第1スイッチ72と並列に設けられ、第1伝送線路70と電子デバイス30とを短絡するか否かを選択する。第2スイッチ90は、図3に示すように寄生容量96、開放端間容量94、及び内部抵抗92を有する。

【0032】

第2スイッチ90を短絡した場合の第2スイッチ90の内部インピーダンスは、第1スイッチ72を短絡した場合の第1スイッチ72の内部インピーダンスより大きく、中継回路76のインピーダンスより小さくてよい。本例において、内部抵抗92のインピーダンスは、内部抵抗98のインピーダンスより大きく、中継回路76のインピーダンスより小さい。また、第2スイッチの寄生容量96は、第1スイッチの寄生容量102より小さくてよい。

【0033】

第2スイッチ90は、第1スイッチ72より高速で動作可能なスイッチであることが好ましい。一例として、第1スイッチ72は、機械的に短絡開放を切り換えるスイッチであってよく、第2スイッチ90は、CMOS FET等の電界効果トランジスタ(FET)スイッチであってよい。第1スイッチ72の内部抵抗92のインピーダンスは数 Ω 程度であって、第2スイッチ72の内部抵抗98のインピーダンスは数10 Ω 程度であってよい。また、第1スイッチ72の内部抵抗92及び第2スイッチ72の内部抵抗98のインピーダンスは、中継回路76のインピーダンスより小さいことが好ましい。次に、交流試験及び直流試験を行う場合の第1スイッチ72及び第2スイッチ90の動作を説明する。

【0034】

まず、交流試験を行う場合について説明する。ドライバ64が電子デバイス30に試験パターンを供給する場合、第1スイッチ72を開放し、第2スイッチ90を開放する。他のスイッチ(66、68、80、84)は、図2に関連して説明したスイッチ(66、68、80、84)と同様に動作する。コンパレータ8

2が、電子デバイス30の出力信号を受け取る場合、第1スイッチ72及び第2スイッチ90を開放する。本例におけるスイッチ動作によれば、中継回路76よりインピーダンスの小さい第2スイッチ90を介して電子デバイス30に試験パターンを供給することができる。また、高速に動作可能な第2スイッチ90を開放及び短絡して電子デバイス30と信号の授受を行うため、電源装置60を高速に動作させることができる。

【0035】

次に、直流試験を行う場合について説明する。直流試験を行う場合、第1スイッチ72を短絡し、第2スイッチ90を開放する。他のスイッチ（66、68、80、84）は、図2に関連して説明したスイッチ（66、68、80、84）と同様に動作する。本例におけるスイッチ動作によれば、直流試験部50が、第2スイッチより内部抵抗の小さい第1スイッチを介して電子デバイス30の試験を行うことができ、電子デバイス30の良否を精度よく判定することができる。また、電源装置60は、上述したスイッチの制御を行うスイッチ制御部を更に備えてよい。

【0036】

また、第2伝送線路74のインピーダンスは、第1伝送線路70のインピーダンスと第2スイッチ90の内部インピーダンスとの積を、第1伝送線路70のインピーダンスと第2スイッチ90の内部インピーダンスとの和で割ったインピーダンスと略等しいことが好ましい。つまり、第1伝送線路70のインピーダンスを Z_1 、第2伝送線路74のインピーダンスを Z_2 、第2スイッチ90の内部インピーダンスを Z_3 とすると、

$$Z_2 = Z_1 \cdot Z_3 / (Z_1 + Z_3)$$

であることが好ましい。第2伝送線路74のインピーダンスをこのような値にすることにより、電子デバイス30と第2伝送線路74との接点で発生する信号反射を吸収することができる。

【0037】

以上、本発明を実施の形態を用いて説明したが、本発明の技術的範囲は上記実施形態に記載の範囲には限定されない。上記実施形態に、多様な変更または改良

を加えることができる。そのような変更または改良を加えた形態も本発明の技術的範囲に含まれ得ることが、特許請求の範囲の記載から明らかである。

【 0 0 3 8 】

【発明の効果】

上記説明から明らかなように、本発明によれば、高速に動作し、信号波形の歪みの少ない入出力回路及び試験装置を提供することができる。このため、効率よく且つ精度よく電子デバイスの試験を行うことができる。

【図面の簡単な説明】

【図 1】 本発明に係る試験装置 1 0 0 の構成の一例を示す。

【図 2】 本発明に係る入出力回路の構成の一例を示す。

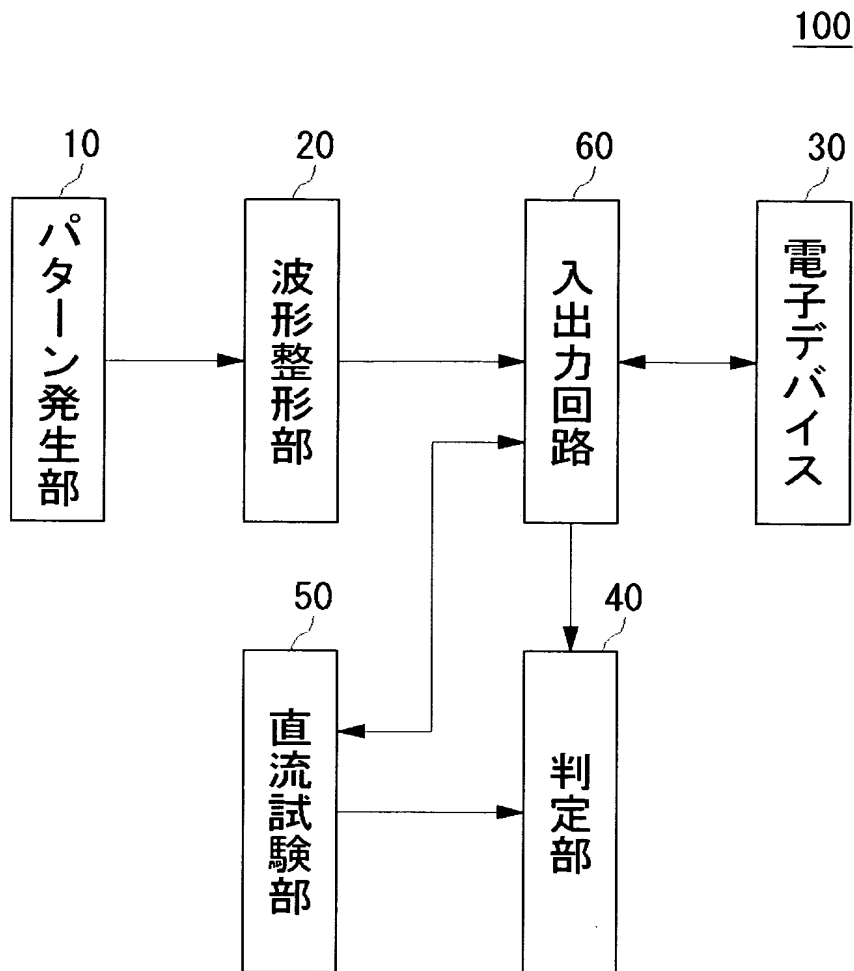
【図 3】 本発明に係る入出力回路の構成の他の例を示す。

【符号の説明】

1 0 . . . パターン発生部、 2 0 . . . 波形整形部、 3 0 . . . 電子デバイス、
4 0 . . . 判定部、 5 0 . . . 直流試験部、 6 0 . . . 入出力回路、 6 2 . . .
ドライバ、 7 0 . . . 第 1 伝送線路、 7 2 . . . 第 1 スイッチ、 7 4 . . . 第 2
伝送線路、 7 6 . . . 中継回路、 8 2 . . . コンパレータ、 9 0 . . . 第 2 スイ
ッチ

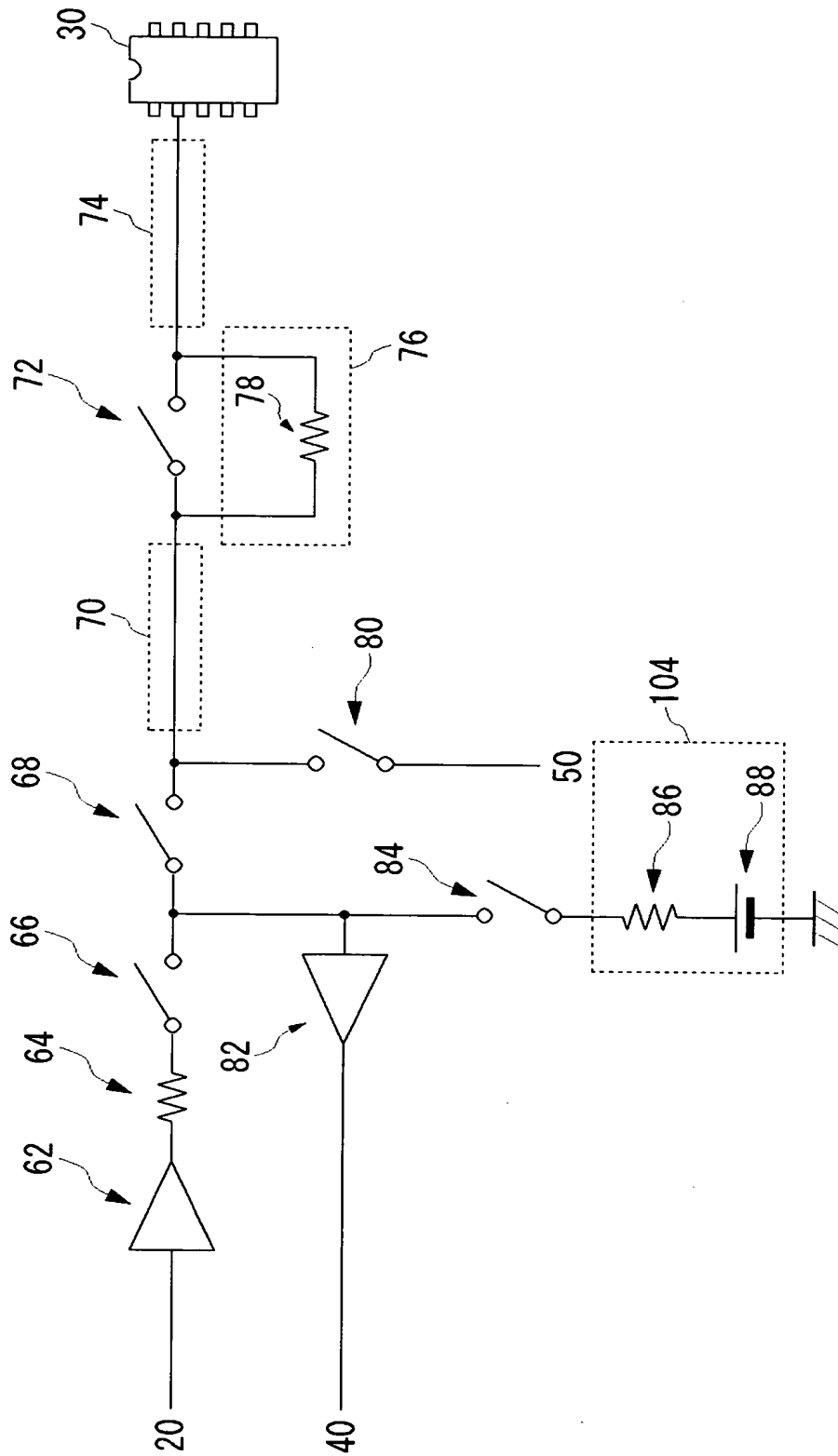
【書類名】 図面

【図 1】

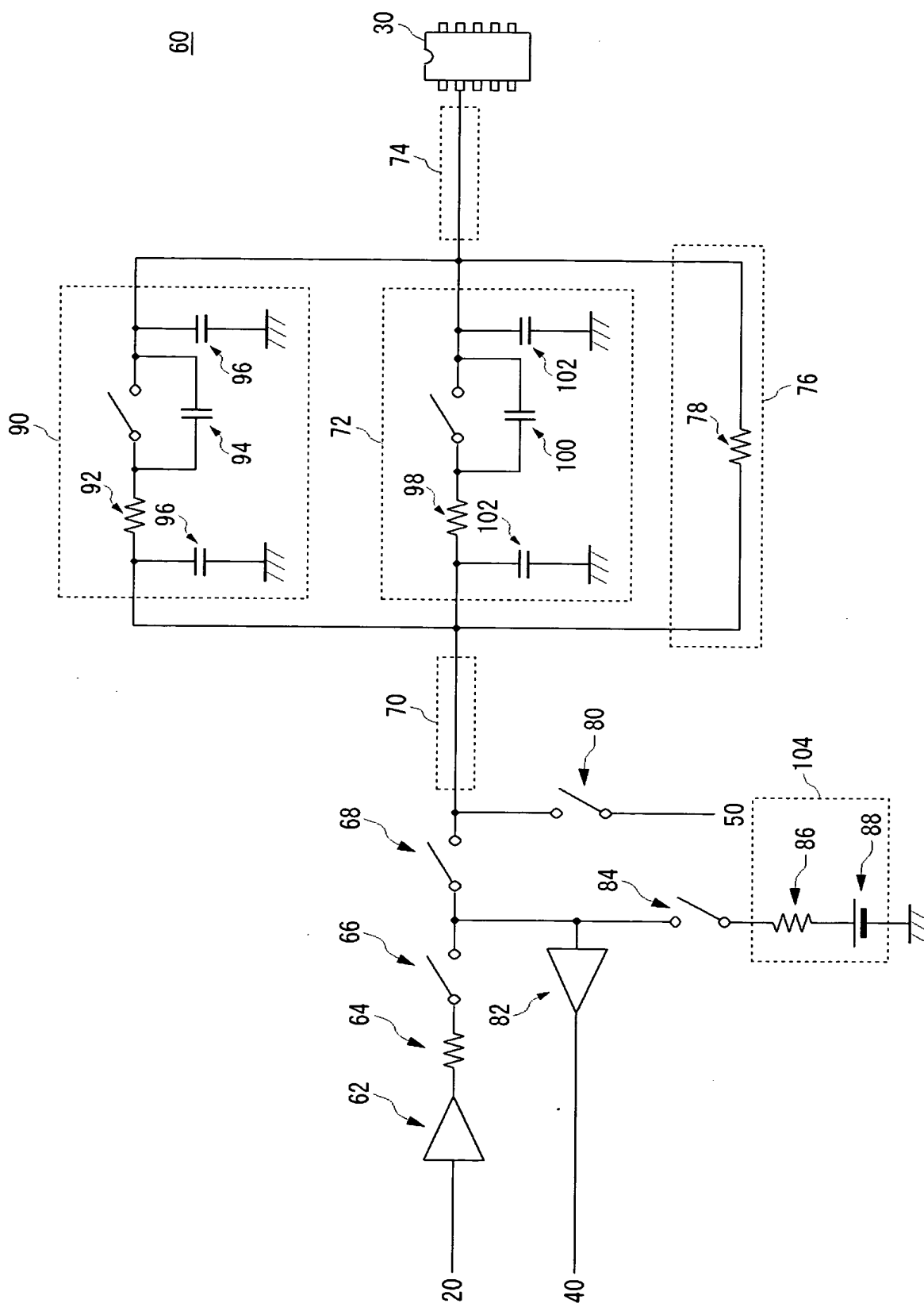


【図 2】

60



【図 3】



【書類名】 要約書

【要約】

【課題】 伝送線路における容量成分を低減した入出力回路、及び試験装置を提供する。

【解決手段】 電子デバイスと信号の授受を行う入出力回路であって、電子デバイスに信号を供給するドライバと、ドライバと並列に設けられ、電子デバイスから信号を受け取るコンパレータと、コンパレータと電子デバイスとの間に、コンパレータ及び電子デバイスと直列に設けられた中継回路と、コンパレータと中継回路とを電氣的に接続する第1伝送線路とを備え、中継回路のインピーダンスは、第1伝送線路のインピーダンスより大きいことを特徴とする入出力回路を提供する。

【選択図】 図2

特願 2 0 0 1 - 2 1 6 7 9 2

出 願 人 履 歴 情 報

識別番号

[3 9 0 0 0 5 1 7 5]

1. 変更年月日

1 9 9 0 年 1 0 月 1 5 日

[変更理由]

新規登録

住 所

東京都練馬区旭町 1 丁目 3 2 番 1 号

氏 名

株式会社アドバンテスト